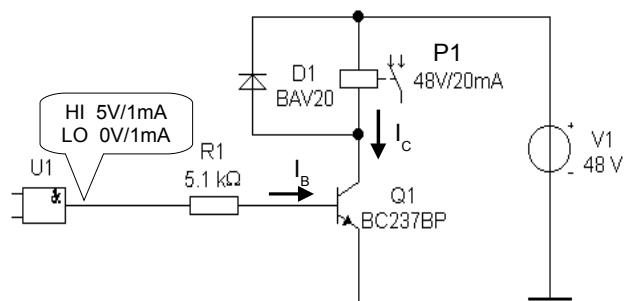


„EUROELEKTRA”

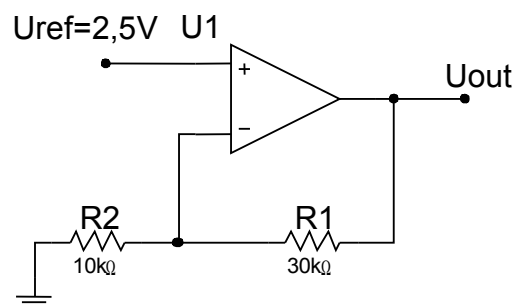
Ogólnopolska Olimpiada Wiedzy Elektrycznej i Elektronicznej Rok szkolny 2009/2010

Zadania dla grupy elektroniczno-telekomunikacyjnej na zawody centralne (III stopnia)

- 1 Tranzystory bipolarne mogą pracować jako przełączniki mocy sterowane sygnałami wyjściowymi z cyfrowych układów logicznych. Układ cyfrowy U1 o wyjściowych poziomach logicznych wysokim HI=5V i niskim LO=0V ma wydajność prądową 1mA w stanach HI i LO. Przekaznik elektromagnetyczny P1 ma cewkę o napięciu znamionowym 48V – przy tym napięciu przez cewkę płynie prąd o wartości 20mA. Jako przełącznik mocy jest zastosowany tranzystor bipolarny małej mocy Q1 typu BC237. Dla zapewnienia właściwych warunków pracy tranzystora Q1 w stanie nasycenia wymaga się, aby wartość prądu bazy tranzystora była równa przynajmniej 3% wartości prądu kolektora – przy spełnieniu tego warunku wartość napięcia nasycenia kolektor-emiter wynosi typowo $U_{CEsat}=0,2V$ a napięcie nasycenia baza-emiter wynosi typowo $U_{BEsat}=0,8V$.
Podaj zakres wartości rezystancji rezystora R1, dla którego jest spełniony wymagany warunek nasycenia tranzystora Q1 i dla którego nie następuje przeciążenie wyjścia układu U1.
Jaka jest potrzeba stosowania diody D1?



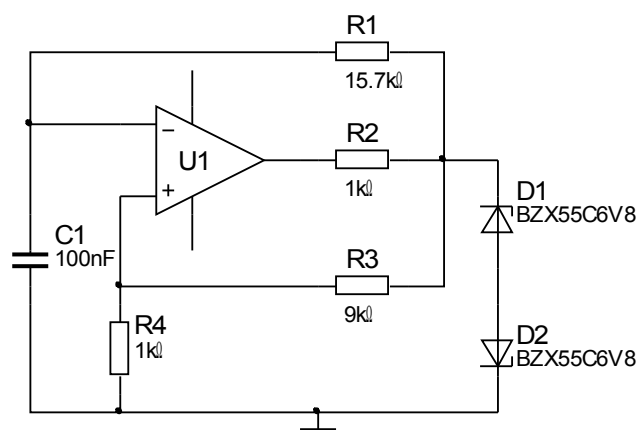
- 2 Na wejście nieodwracające wzmacniacza U1 podane jest napięcie odniesienia $U_{ref}=2,5V$ ze źródła napięcia odniesienia LTC6655 o współczynniku temperaturowym $2ppm/^{\circ}C$ ($1ppm=10^{-6}$). Dostawca wzmacniaczy operacyjnych oferuje trzy typy wzmacniaczy o różnych wartościach dryftu temperaturowego wejściowego napięcia niezrównoważenia: układ LM741 o dryfcie $15\mu V/^{\circ}C$, układ TL081 o dryfcie $18\mu V/^{\circ}C$ i układ OP07 o dryfcie $1\mu V/^{\circ}C$.
Które z oferowanych układów można zastosować, aby dryft temperaturowy napięcia U_{out} nie przekraczał $5ppm/^{\circ}C$?



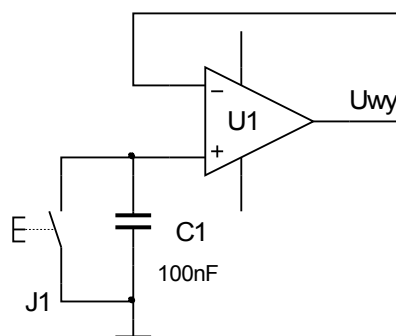
Oblicz wartość dryftu napięcia U_{out} .

W rozważaniach przyjmij, że dryfty wejściowych prądów polaryzacji wzmacniacza oraz rezystancji rezystorów mają pomijalnie mały wpływ. Dryft napięcia wyjściowego jest sumą składowych dryftów wywołanych dryftem napięcia odniesienia i dryftem wzmacniacza.

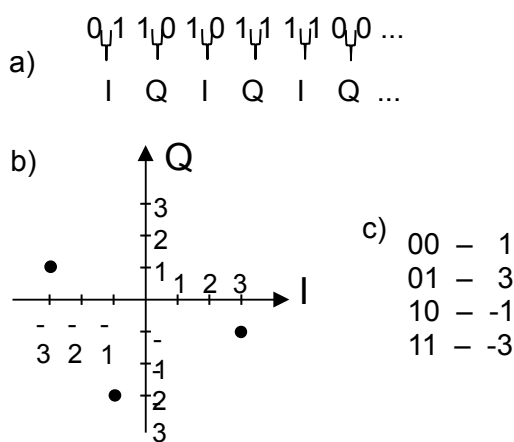
- 3 Układ generatora napięcia prostokątnego przedstawiony na rysunku zbudowano w oparciu o wzmacniacz operacyjny zasilany napięciem $\pm 15V$. Jaka będzie w przybliżeniu częstotliwość wyjściowa generatora przy pokazanych na schemacie wartościach elementów i założeniu, że napięcie przewodzenia diod Zenera D1 i D2 wynosi $0,7V$?



- 4 Jednym z ważniejszych parametrów wzmacniacza operacyjnego jest wejściowy prąd polaryzacji. W układzie jak na rysunku początkowo przycisk J1 był zwarty. Po jego otwarciu stwierdzono, że po upływie 20s od otwarcia napięcie na wyjściu wzmacniacza wynosi $1V$. Jaka jest wartość prądu polaryzacji wejścia dodatniego wzmacniacza?



- 5 Ciąg danych binarnych podawany jest na wejście modemu QAM (*Quadrature Amplitude Modulation*) z szybkością 9600bit/s . Ciąg ten jest kierowany w modemie do dwóch osobnych kanałów oznaczonych jako Q i I, w sposób jak na rysunku a). Należy uzupełnić diagram konstelacji QI – rys. b), biorąc pod uwagę to, że w każdym kanale, każdej różnej parze bitów, odpowiada unikalny poziom sygnału wyjściowego, zgodny z tabelą z rysunku c). Jaka jest szybkość sygnalizacji rozumiana jako szybkość zmian obwiedni sygnału na wyjściu modemu wiedząc, że sygnał ten jest sumą zmodulowanych amplitudowo sygnałów wyjściowych kanałów Q i I?



- 6 Narysować schemat blokowy układu iteracyjnego oraz schemat ideowy i-tej komórki tego układu, porównujący dwa binarne ciągi A_0, A_1, \dots, A_N oraz B_0, B_1, \dots, B_N . Jeśli ciągi liczb są sobie równe, na wyjściu układu iteracyjnego powinno pojawić się logiczne 1. W przeciwnym wypadku na wyjściu tym powinno pojawić się logiczne 0.

Opracowali:
 dr hab. inż. Andrzej Olencki
 dr inż. Jan Szmytkiewicz
 dr inż. Krzysztof Urbański

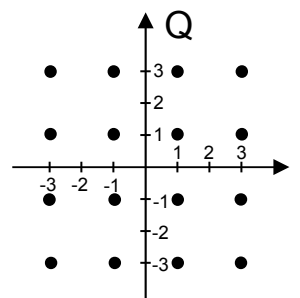
Sprawdził:
 dr inż. Jarosław Majewski

Zatwierdził:
 Przewodniczący
 Rady Naukowej Olimpiady
 dr hab. inż. Andrzej Borys

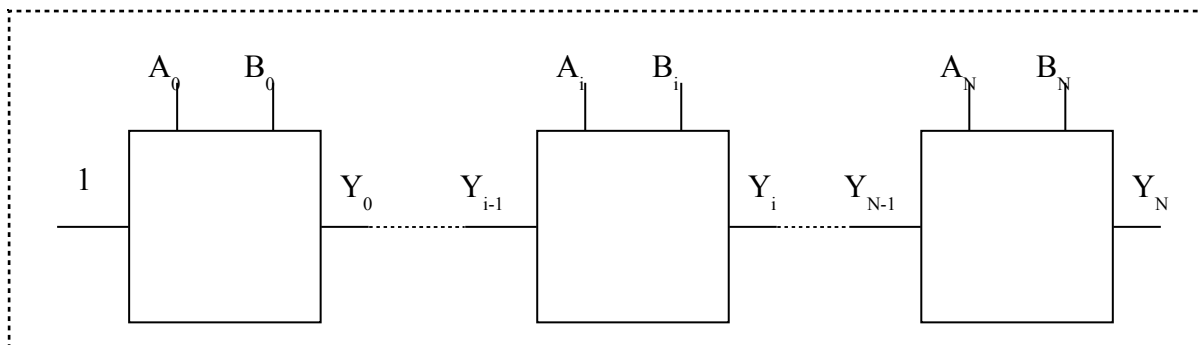
„EUROELEKTRA”
Ogólnopolska Olimpiada Wiedzy Elektrycznej i Elektronicznej
Rok szkolny 2009/2010

Rozwiązania do zadań dla grupy elektroniczno-telekomunikacyjnej na zawody centralne
(III stopnia)

- 1 Prąd kolektora w stanie nasycenia tranzystora wynosi
 $I_C = (V_1 - U_{CEsat}) / (48V / 20mA) = (48V - 0,2V) / (48V / 20mA) = 19,92mA$.
Przy spełnieniu warunku nasycenia $I_B = 0,03 \cdot I_C = 0,03 \cdot 19,92mA = 0,60mA$.
Z tego warunku może być wyliczona największa dopuszczalna wartość rezystancji równa
 $R_{1MAX} = (5V - 0,8V) / 0,60mA = 7k\Omega$.
Najmniejsza dopuszczalna wartość rezystancji jest wyliczana z warunku braku przeciążenia układu U1, tj dla prądu bazy równego 1mA – wartość rezystancji wynosi $R_{1MIN} = (5V - 0,8V) / 1mA = 4,2k\Omega$.
Odpowiedź:
1. Zakres rezystancji rezystora R1 wynosi od 4,2kΩ do 7kΩ.
2. Dioda zabezpiecza tranzystor przed uszkodzeniem impulsami napięcia wytwarzanego przez cewkę w czasie przejścia tranzystora ze stanu nasycenia do stanu zatkania.
- 2 Składowa dryftu temperaturowego napięcia Uout spowodowana dryftem wejściowego napięcia niezrównoważeni wzmacniacza wynosi:
 $(15\mu V/^{\circ}C) / 2,5V = 6ppm/^{\circ}C$ przy stosowaniu układu LM741,
 $(18\mu V/^{\circ}C) / 2,5V = 7,2ppm/^{\circ}C$ przy stosowaniu układu TL081
i $(1\mu V/^{\circ}C) / 2,5V = 0,4ppm/^{\circ}C$ przy stosowaniu układu OP07.
Dryft napięcia Uout nie będzie przekraczał wartości:
 $2ppm/^{\circ}C + 6ppm/^{\circ}C = 8ppm/^{\circ}C$ w przypadku stosowania układu LM741,
 $2ppm/^{\circ}C + 7,2ppm/^{\circ}C = 9,2ppm/^{\circ}C$ w przypadku stosowania układu TL081,
 $2ppm/^{\circ}C + 0,4ppm/^{\circ}C = 2,4ppm/^{\circ}C$ w przypadku stosowania układu OP07.
Odpowiedź:
1. Wymaganie spełnia tylko wzmacniacz OP07.
2. Wartość dryftu napięcia Uout nie przekroczy 2,4ppm/^{\circ}C
- 3 Częstotliwość wyjściowa generatora zależy od stałej R1C1 i histerezy komparatora U1. Histereza ta jest symetryczna względem zera i wynosi:
 $U_h = 2 \cdot (U_{zd1} + U_{fd2}) \cdot (R_4 / (R_3 + R_4)) = 2 \cdot (6,8V + 0,7V) \cdot (1k / (1k + 9k)) = 1,5V$.
Ponieważ napięcie histerezy jest znacznie mniejsze od napięcia ($U_{zd1} + U_{fd2}$) można w przybliżeniu założyć, że napięcie na ładowanym kondensatorze zmienia się w obszarze histerezy liniowo, stąd czas przejścia przez ten obszar (połowa okresu przebiegu prostokątnego) wynosi:
 $t_1 = \tau \cdot (U_h / (0,63 \cdot (U_{zd1} + U_{fd2})))$,
gdzie τ - stała czasowa obwodu R1C1, a 0,63 to wartość napięcia osiągnięta na kondensatorze po czasie τ przy ładowaniu go napięciem $U_{zd1} + U_{fd2}$.
Czyli $t_1 = 100nF \cdot 15,7k \cdot (1,5V / (0,63 \cdot 7,5V)) = 0,498ms$.
Ponieważ okres przebiegu $T = 2 \cdot t_1$ to częstotliwość $f = 1/T = 1 / (2 \cdot 0,498ms) \approx 1kHz$.
- 4 Kondensator C1 jest ładowany wejściowym prądem polaryzacji wzmacniacza. Zakłada się, że ten prąd ma w każdej chwili czasu stałą wartość. W związku z tym napięcie na kondensatorze rośnie liniowo w czasie. Napięcie Uwy odpowiada napięciu na kondensatorze ponieważ układ pracuje jako wtórnik napięciowy. Stąd:
 $I_{pol} = C \cdot (\Delta U_{wy} / \Delta t) = 100nF \cdot (1V / 20s) = 5nA$
- 5 Diagram konstelacji modulacji QAM przedstawiono na rysunku.
W modulacji tej każdej parze przesyłanych bitów kierowanych do kanału I odpowiada jeden poziom obwiedni na wyjściu kanału I i każdej następnej parze przesyłanych bitów kierowanych do kanału Q odpowiada jeden poziom obwiedni na wyjściu kanału Q. Ponieważ na wyjście modemu jest kierowany jednocześnie sygnał z wyjść obu kanałów więc w przeciągu jednej fazy zmian obwiedni tego sygnału przetwarzane (przesyłane) są aż 4 bity wejściowe. Zatem szybkość sygnalizacji w modulacji QAM jest 4-ro krotnie mniejsza od szybkości podawania bitów na wejście modemu i wynosi $9600/4 = 2400$ bodów.



6 Schemat blokowy układu iteracyjnego:



Układ iteracyjny składa się z $N+1$ jednakowych komórek zawierających układ kombinacyjny o trzech wejściach A_i , B_i , Y_{i-1} (gdzie Y_{i-1} -wynik porównania z poprzedniej komórki) oraz jednym wyjściu Y_i (gdzie Y_i wynik porównania i -tej komórki).

Poniżej przedstawiony jest tok postępowania mający na celu zaprojektowanie i -tej komórki układu iteracyjnego:

Tablica prawdy i -tej komórki:

A_i	B_i	Y_{i-1}	Y_i
0	0	0	0
0	0	1	1
0	1	0	0
0	1	1	0
1	0	0	0
1	0	1	0
1	1	0	0
1	1	1	1

Minimalizacja z wykorzystaniem tablicy Karnaugh:

$Y_{i-1} \backslash A_i B_i$	00	01	11	10
0	0	0	0	0
1	1	0	1	0

Wyznaczenie funkcji logicznej:

$$Y_i = Y_{i-1} / A_i / B_i + Y_{i-1} A_i B_i$$

Schemat ideowy i -tej komórki:

